PAPER ID-310532

Roll No: | | | | | | | | | | | | |

BTECH
(SEM V) THEORY EXAMINATION 2025-26
INTEGRATED CIRCUITS

TIME: 3 HRS **M.MARKS: 70**

Note: Attempt all Sections. In case of any missing data; choose suitably.

SECTION A

1. Attempt *all* questions in brief. 2 x 07 = 14

Q no.	Question	CO
a.	Explain the role of capacitor used in IC 741. IC 741 में प्रयुक्त कैपेसिटर की भूमिका को समझाइए।	1
b.	Sketch the circuit of current to voltage converter using op-amp. ऑप-ऐम्प का उपयोग करके करेंट-टू-वोल्टेज कनवर्टर का सर्किट बनाइए।	2
c.	State any two applications of active filters. एक्टिव फ़िल्टर के दो अनुप्रयोगों का उल्लेख करें।	2
d.	State the applications of multivibrator. मल्टीवाइब्रेटर के अनुप्रयोगों को बताइए।	3
e.	What role does PDN play in CMOS implementation? CMOS कार्यान्वयन में PDN (Pull-Down Network) की भूमिका क्या है?	4
f.	Draw the circuit of AM detector using PLL. PLL का उपयोग करके AM डिटेक्टर का सर्किट बनाइए।	5
g.	EXOR gate can be used as phase detector. Justify the statement. EXOR गेट को फेज डिटेक्टर के रूप में उपयोग किया जा सकता है, इस कथन को उचित ठहराइए।	5

SECTION B

2. Attempt any *three* of the following: 07 x 3 = 21

a.	Find out the overall gain of an op-amp IC741 giving its cascaded equivalent circuit derived for its three stages. Also drive the relationship between f_t and Slew Rate for IC741. IC 741 के तीन चरणों के लिए इसके कैसकेडेड समकक्ष सर्किट को विधारित करते हुए इसके कुल लाभ (overall gain) का पता लगाइए। साथ ही, IC 741 के लिए f_t और Slew Rate के बीच संबंध व्युत्पन्न कीजिए।	1
b.	Design the KHN circuit to realize a high-pass function with f_0= 10 kHz and Q = 2. Choose C=1nF.What is the value of high-frequency gain obtained? What is the center-frequency gain of the bandpass function that is simultaneously available at the output of the first integrator? KHN सर्किट को डिज़ाइन कीजिए ताकि यह f_0 = 10 kHz और Q = 2 के साथ एक हाई-पास फ़ंक्शन को वास्तविक बनाए। C = 1nF चुनें। प्राप्त उच्च-आवृत्ति लाभ (high-frequency gain) का मान क्या है? वह केंद्र आवृत्ति लाभ (center-frequency gain) क्या है जो बैंडपास फ़ंक्शन का होता है और जो पहले इंटीग्रेटर के आउटपुट पर एक साथ उपलब्ध होता है?	2
c.	Describe temperature compensated Log amplifier using two op-amps & explain its operation. दो ऑप-ऐम्प्स का उपयोग करके तापमान-संवेदनशील लॉग एंप्लिफायर का वर्णन कीजिए और इसके संचालन को समझाइए।	3
d.	Sketch the logic-gate implementation of an SR flip-flop utilizing two cross-coupled NAND gates. Clearly label the output terminals and the input trigger terminals. Provide the truth table and describe the operation. SR फ्लिप-फ्लॉप को दो क्रॉस-कपल्ड NAND गेट्स का उपयोग करके लॉजिक-गेट इम्प्लीमेंटेशन का स्केच बनाइए। आउटपुट टर्मिनल्स और इनपुट ट्रिगर टर्मिनल्स को	4

OP26DP1_467 | 31-Dec-2025 9:19:17 AM | 182.72.114.114

https://www.aktuonline.com

PAPER ID-310532

Roll No: | | | | | | | | | | | | | |

BTECH
(SEM V) THEORY EXAMINATION 2025-26
INTEGRATED CIRCUITS

TIME: 3 HRS **M.MARKS: 70**

	स्पष्ट रूप से लेबल कीजिए। सत्य तालिका (truth table) प्रदान कीजिए और इसके संचालन का वर्णन कीजिए।	
b	Explain the block diagram of IC 555. Design a 555 timer as astable multivibrator with an output signal with frequency 2KHz and 75% duty cycle. IC 555 का ब्लॉक डायग्राम समझाइए। 555 टाइमर को एक ऐसटेबल मल्टीवाइब्रेटर के रूप में डिज़ाइन कीजिए जिसमें 2 kHz की आवृत्ति और 75% ड्यूटी सायकल वाला आउटपुट सिग्नल हो।	5

SECTION C

3. Attempt any *one* part of the following: **07 x 1 = 07**

a.	Calculate the various parameters like input impedance, output impedance, voltage gain, transconductance for output stage of IC 741. IC 741 के आउटपुट स्टेज के लिए विभिन्न पैरामीटर जैसे इनपुट इम्पेडेंस, आउटपुट इम्पेडेंस, वोल्टेज गेन, और ट्रांसकंडक्टेंस की गणना कीजिए।	1
b.	Calculate the voltages and currents of various transistors for input stage of IC 741 after completing the DC analysis. IC 741 के इनपुट स्टेज के लिए वोल्टेज और करंट की गणना कीजिए, जब DC विश्लेषण पूरा हो जाए।	1

4. Attempt any *one* part of the following: **07 x 1 = 07**

a.	Design an Instrumentation amplifier whose gain can be varied continuously over the range $1 \le A \le 1000$. Assume all other relevant details. एक इंस्ट्रूमेंटेशन एंप्लीफायर डिज़ाइन कीजिए, जिसका गेन $1 \le A \le 1000$ तक लगातार बदला जा सके। अन्य सभी संबंधित विवरणों को मान लीजिए।	2
b.	Derive of impedance offered by generalized impedance converter. Also calculate the values of resistances and capacitors to simulate an inductor of 1mH using it. सामान्यीकृत इम्पेडेंस कन्वर्टर द्वारा प्रस्तुत इम्पेडेंस का व्युत्पन्न कीजिए। साथ ही, इसका उपयोग करके 1mH के इंडक्टर को अनुकरण करने के लिए रेसिस्टेंस और कैपेसिटर के मान की गणना कीजिए।	2

5. Attempt any *one* part of the following: **07 x 1 = 07**

a.	Explain zero crossing detector and voltage comparator with the help of suitable diagram and waveforms. ज़ीरो क्रॉसिंग डिटेक्टर और वोल्टेज कम्पेरेटर को उपयुक्त डायग्राम और वेवफॉर्म्स की मदद से समझाइए।	3
b.	Discuss analog multiplier along with its quadrant operation. Also explain the various applications of it. एनालॉग मल्टीप्लायर और इसके क्वाड्रंट ऑपरेशन पर चर्चा कीजिए। साथ ही इसके विभिन्न अनुप्रयोगों की व्याख्या कीजिए।	3

https://www.aktuonline.com

6. Attempt any *one* part of the following: **07 x 1 = 07**

a.	Find the PDN that corresponds to the PUN shown in given figure, and hence the complete CMOS logic circuit. What is the Boolean function realized? दिए गए चित्र में दिखाई गई PUN (Pull-Up Network) के अनुरूप PDN (Pull-Down Network) को ढूंढिए, और इसके बाद पूरा CMOS लॉजिक सर्किट तैयार कीजिए। यह	4

QP25DP1_467 | 31-Dec-2025 9:19:17 AM | 182.72.114.114
https://www.aktuonline.com

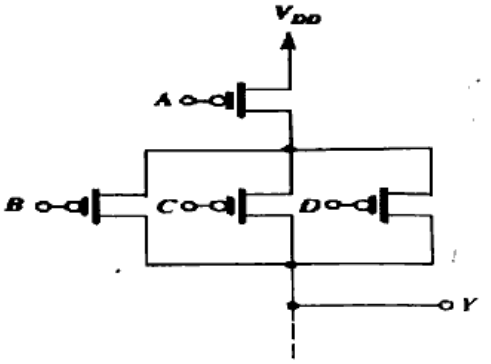
PAPER ID-310532

Subject Code: BEC501

Roll No:

BTECH
(SEM V) THEORY EXAMINATION 2025-26
INTEGRATED CIRCUITS

TIME: 3 HRS **M.MARKS: 70**

	कौन सा Boolean फ़ंक्शन वास्तविक बनाता है?  	
b.	Discuss sequential circuit design using CMOS technology. Explain the CMOS implementation of J–K flip-flop with neat circuit diagrams. CMOS तकनीक का उपयोग करके अनुक्रमिक परिपथ डिजाइन पर चर्चा करें। सुव्यवस्थित परिपथ आरेखों के साथ J–K फ्लिप-फ्लॉप के CMOS कार्यान्वयन की व्याख्या करें।	4

7. Attempt any *one* part of the following: **07 x 1 = 07**

a.	Determine the change in DC control voltage V_c during lock, if input signal frequency, f_s=20KHz, the free running frequency is 21KHz and the V/F transfer coefficient of VCO is 4KHz. यदि इनपुट सिग्नल की आवृत्ति f_s=20KHz, फ्री-रनिंग आवृत्ति = 21kHz, और VCO का V/F ट्रांसफर कोएफ़िशिएंट 4 kHz है, तो लॉक के दौरान DC कंट्रोल वोल्टेज V_c में परिवर्तन ज्ञात कीजिए।	5
b.	Draw the block diagram of a PLL and explain its operation. Explain lock-in-range; capture range and pull-in time of a PLL. List the application of PLL. PLL का ब्लॉक डायग्राम बनाइए और इसके संचालन को समझाइए। PLL के लॉक-इन रेंज, कैप्चर रेंज, और पुल-इन समय को समझाइए। PLL के अनुप्रयोगों की सूची दें।	5

QP26DP1_467 | 31-Dec-2025 9:19:17 AM | 182.72.114.114

QP26DP1_467 | 31-Dec-2025 9:19:17 AM | 182.72.114.114

https://www.aktuonline.com